

Architettura degli Elaboratori e Reti Logiche

Introduzione al Corso di Architettura degli Elaboratori

Dott. Francesco De Angelis
francesco.deangelis@unicam.it



Scuola di Scienze e Tecnologie - Sezione di Informatica

Architettura degli Elaboratori - AA 2014/15

Chi sono io?

- Sono ricercatore presso la Scuola di Scienze e Tecnologie, Sezione di Informatica, Università di Camerino
- Mi occupo di Software Engineering, e della progettazione e sviluppo di sistemi software complessi
- Sono interessato alla tecnologia per lavoro e per passione :)

Web: <http://francescodeangelis.org>

Twitter: @francescodea

Mail: francesco.deangelis@unicam.it

Obiettivi

Teoria

Comprendere la **struttura e il funzionamento di un elaboratore** e delle sue diverse parti hardware e software. Conoscere come viene rappresentata e trattata **l'informazione** nei sistemi di elaborazione e nei diversi livelli gerarchici di astrazione. Conoscere i principi e le tecniche di programmazione dei sistemi ai vari livelli con particolare enfasi alla macchina firmware e assembler. Focalizzare le principali scelte di progetto delle **architetture di sistemi**, con particolare riferimento al parallelismo ai diversi livelli.

Contenuti

Teoria

Introduzione ai sistemi di calcolo, Evoluzione e prestazioni del calcolatore, Visione ad alto livello delle funzioni e interconnessioni del calcolatore, Memoria Cache, Memoria Interna, Memoria Esterna, Input/output, Aritmetica del Calcolatore, Linguaggi Macchina: caratteristiche e funzioni, Linguaggi Macchina: modi di indirizzamento e formati, Struttura e funzione del processore, Processori RISC, Parallelismo a livello di istruzioni e processori superscalari, Operazioni dell'unità di controllo, Controllo Microprogrammato, Elaborazione Parallela, Processori Multicore.

Organizzazione

42 Ore di Teoria

Mercoledì 11 - 13 (Aula Magna Polo Granelli)

Giovedì 9 - 11 (Aula Magna Polo Granelli)

Pagina del corso:

<http://fdeangelis.unicam.it/aa2014-15/architettura-elaboratori>

Organizzazione

08-ott / 09-ott
15-ott / 16-ott
22-ott / 23-ott
29-ott / 30-ott

05-nov / 06-nov
12-nov / 13-nov
19-nov / 20-nov
26-nov / 27-nov

03-dic / 04-dic
10-dic / 11-dic
17-dic / 18-dic

~~24-dic / 25-dic~~
~~31-dic / 01-gen~~
~~07-gen / 08-gen~~

14-gen / 15-gen
21-gen / 22-gen
28-gen / 29-gen

NB: Il corso prevede 42 ore, a calendario sono disponibili 56 ore

Testi per Teoria

William Stallings, **Architettura e organizzazione dei calcolatori. Progetto e prestazioni (8ed)**, Pearson Education Italia, ISBN: 978-8871925974



**ADOTTATO
DAL CORSO**

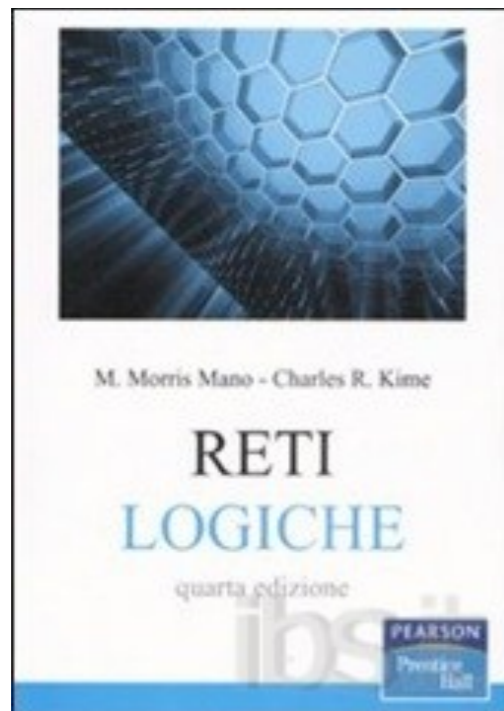
Andrew S. Tanenbaum, **Architettura dei calcolatori. Un approccio strutturale (5ed)**, Pearson Education Italia, ISBN: 978-8871922713



**USATO PER
INTEGRAZIONI**

Testi per Laboratorio

M. Morris Mano,
Charles R. Kime, **Reti
Logiche**, Pearson
Education Italia, ISBN:
978-8871924618



**ADOTTATO
DAL CORSO**

Mark Zwolinski, **VHDL -
Progetto di sistemi
digitali**, Pearson
Education Italia, ISBN:
978-8871924311



**USATO PER
INTEGRAZIONI**

Rober Reese, J.W. Bruce,
Bryan A. Jones Zwolinski,
**Microcontrollers - From
assembly language to C
using the PIC24 family**,
Charles River Media, ISBN:
978-1584505839



**USATO PER
INTEGRAZIONI**

Esame (ipotesi da raffinare)

L'esame di tutto il corso (12 cfu) è composto da due prove scritte (sostenibili nello stesso appello):

- modulo "architettura"
- modulo "reti logiche"

e dalla presentazione di un progetto di "reti logiche"

Per superare l'esame e registrare 12 crediti è quindi necessario:

- superare (almeno 18) l'esame del modulo "architettura" (scritto) [oppure averlo superato negli anni passati scritto o orale che fosse]
- superare (almeno 18) l'esame del modulo "reti logiche" (scritto) [oppure averlo superato negli anni passati scritto o orale che fosse]
- consegnare/discutere il progetto e contestualmente sostenere l'orale

Il voto finale è determinato da 50% da "architettura" e 50% da "reti logiche"

Note

L'orario di ricevimento è al termine delle lezioni, oppure previo appuntamento e-mail.

**PER LE COMUNICAZIONI MAIL DOVETE UTILIZZARE L' INDIRIZZO MAIL
CHE VI E' STATO ASSEGNATO DA UNICAM (@studenti.unicam.it)**